

Problema (4 puntos)

Se quiere realizar un circuito para el control de un reproductor de *compact disc* portátil, donde el encendido, apagado, pausa y avance de pista son controlados por el usuario mediante un único pulsador (**P**). Para ello, se monta el circuito de la figura, donde además del circuito secuencial que se debe diseñar, se tienen estos otros elementos:

- ❑ Un biestable T para control del amplificador de audio (**A**), y un biestable JK para el control del motor (**M**).
- ❑ Un temporizador en el cual, al recibir un pulso de corta duración en su entrada (**E**), se genera un pulso de 0,5 segundos de duración en su salida (**S**). El funcionamiento es el mostrado en el recuadro de puntos de la figura.
- ❑ El circuito secuencial síncrono para el control del resto de los elementos.

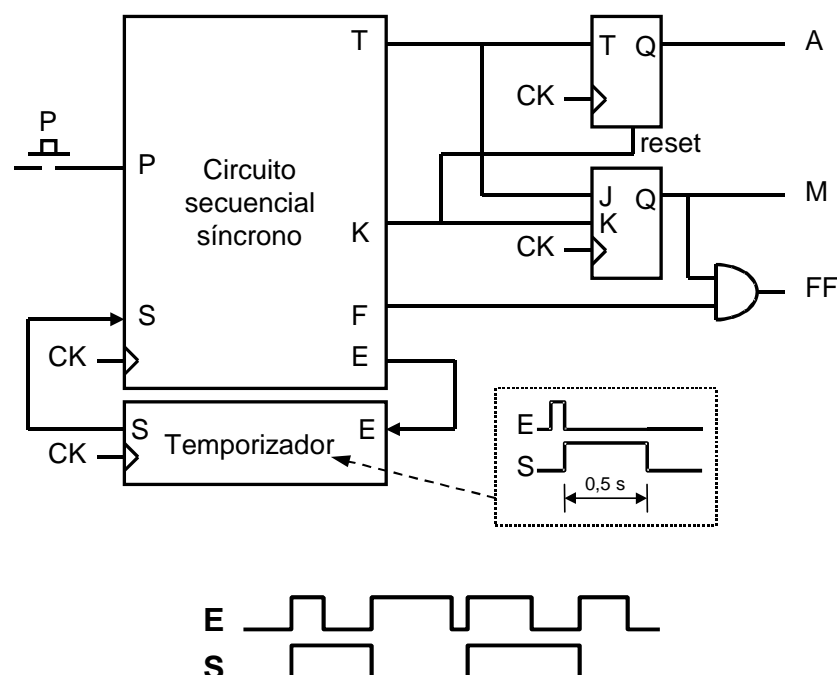
El circuito de control debe hacer que el sistema realice diferentes operaciones en función de cómo se pulse P:

- ❑ Si el equipo está apagado (motor y audio desactivados), una pulsación corta de P (menor que 0,5 segundos) enciende el equipo (motor y audio activados).
- ❑ Si el equipo está encendido, una pulsación corta de P hace cambiar de encendido a pausa (motor activado, audio desactivado), mientras que si está en pausa pasará a encendido.
- ❑ Una pulsación de P con duración mayor que 0,5 segundos apagará el equipo.
- ❑ Dos ó más pulsaciones cortas de P en un intervalo de 0,5 segundos harán que se produzca un pulso de corta duración en la señal **FF**, lo cual produce el avance de pista.

El temporizador se debe activar al comenzar a pulsar P. Todas las órdenes se efectuarán a los 0,5 segundos a partir de ese instante. Si un pulso se prolonga más allá de este tiempo, no se admitirá una orden nueva hasta que no se suelte P. Todas las señales son activas por nivel alto.

Se pide:

- a) Diagrama de estados del circuito secuencial síncrono, usando la siguiente notación para las entradas y salidas: **P S / T K F E**.
- b) Ecuaciones de estado y de salida minimizadas.
- c) Diseño del circuito utilizando biestables D, un decodificador del tamaño necesario y el mínimo número de puertas adicionales.



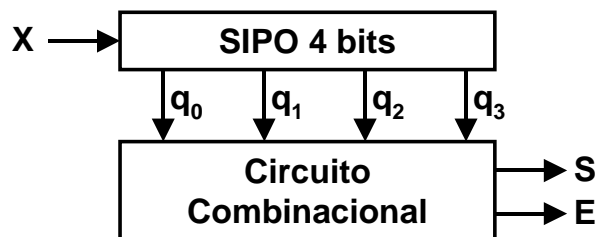
Cuestión 1 (2 puntos)

El circuito de la figura puede tener, según el circuito combinacional que se instale, dos funciones diferentes:

1. Un circuito de eliminación de ruido, en el que la salida S tomará el valor mayoritario de la señal X en los últimos cuatro ciclos de reloj. En caso de que el número de unos y ceros sea el mismo, se sacará el último valor leído de X. Por otro lado, la señal E valdrá uno si hay empate de unos y ceros, y cero en caso contrario.
2. Un detector de la secuencia síncrona 1101 por la señal X. La señal S se activará a valor alto durante un ciclo si se detecta esta secuencia, y permanecerá a valor bajo en el resto de los casos. La señal E se activará a valor alto con cualquier secuencia que sea progresiva a la secuencia 1011.

Se pide:

- a) Diseño de la señal $S = f(Q_i)$ para el caso 1 mediante multiplexores de 2 a 1 e inversores.
- b) Primera y segunda formas canónicas de la señal $E = f(Q_i)$ para el caso 1.
- c) Diseño de $S = f(Q_i)$ y $E = f(Q_i)$ para el caso 2 mediante decodificadores de 2 a 4 y el mínimo número de puertas adicionales.



Cuestión 2 (2 puntos)

Se quiere diseñar un contador binario ascendente de dos bits con carga en paralelo, e implantarlo sobre un circuito programable de tipo PAL. Se pide:

- a) Esquema del circuito, usando biestables D y la lógica combinacional necesaria.
- b) Ecuaciones de estado.
- c) Indicar las dimensiones mínimas que debería tener una PAL para poder implantar el diseño anterior, y realizar un dibujo de su estructura, marcando dónde deben permanecer los fusibles intactos para realizar la función pedida.

Cuestión 3 (2 puntos)

Se quiere construir un circuito secuencial asíncrono libre de carreras siguiendo la metodología de diseño de circuitos secuenciales asíncronos, que funcione de forma que para la señal E de entrada al circuito, se obtenga la salida S. Se pide:

- a) Diagrama de estados.
- b) Asignación de estados y tabla de estados.
- c) Esquema del circuito utilizando exclusivamente puertas NAND de 2 ó 3 entradas.

